

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-123753

(43)Date of publication of application : 11.05.1990

(51)Int.Cl.

H01L 21/90

(21)Application number : 63-277655

(71)Applicant : FUJITSU LTD

(22)Date of filing : 02.11.1988

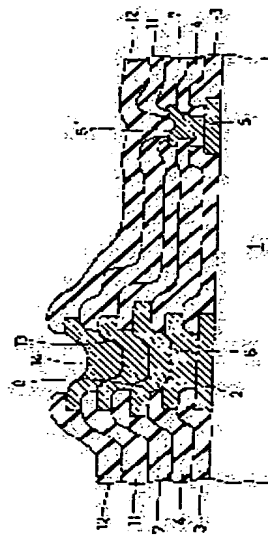
(72)Inventor : UMEZUKI AICHIRO

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To improve moisture resistance of a multilayer interconnection by bringing the lower surface of a moisture resisting ring into contact with a semiconductor substrate, and making the upper surface of the ring agree with the terminating end of the interface between insulating layers.

CONSTITUTION: A moisture resisting ring 5 is formed in a first Al layer. A moisture resisting ring 5' on the upper side of the ring 5 is formed so that the upper surface agrees with the interface between insulating films 7 and 11 and the interface between insulating films 11 and 12. Therefore, moisture and the like which intrude into the inside of a chip through the interface between the insulating films 7 and 11 and the interface between the insulating films 11 and 12 are blocked with the upper surface of the upper moisture resisting ring 5'. In this way, the moisture resisting rings which ensure the moisture resistance in a multilayer interconnection are formed, and the reliability of the semiconductor chip can be enhanced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-123753

⑬ Int.Cl.³

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)5月11日

H 01 L 21/90

B

6824-5F

審査請求 未請求 請求項の数 3 (全6頁)

⑮ 発明の名称 半導体装置及びその製造方法

⑯ 特 願 昭63-277655

⑰ 出 願 昭63(1988)11月2日

⑱ 発 明 者 梅 月 愛 一 郎 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁理士 井 桁 貞一 外2名

明 細 書

1. 発明の名称

半導体装置及びその製造方法

2. 特許請求の範囲

1. 多層配線の配線材料を、各絶縁層の界面および該絶縁層のうち最下層の第1層絶縁層と半導体基板の界面から侵入する媒体に対して保護する耐湿リングをチップ周辺に設けた半導体装置において、

前記耐湿リングを、その下面が前記半導体基板に密着され、その上面が前記各絶縁層の界面の終端と一致するように形成したことを特徴とする半導体装置。

2. 請求項1記載の半導体装置を製造する方法において、

第1層の配線の形成と同時に前記耐湿リングを形成する工程、および、この工程に続いて、前記耐湿リングをおおように二層以上の絶縁層を形成し、前記耐湿リングを露出する態を各絶縁層形成毎に開ける開孔工程、必要に応じて、第2層

配線あるいは3層以上の配線の形成と同時に前記開孔内に耐湿リングを積重ねる工程、を有することを特徴とする半導体装置の製造方法。

3. 第2層以降の配線をいずれかをアルミニウムを高温バイアススパックして形成し、また最終層の絶縁層形成後のスクライプ形成工程を有することを特徴とする請求項2記載の半導体装置の製造方法。

3. 発明の詳細な説明

(概要)

多層配線及び耐湿リングを有する半導体装置及びその製造方法に関し、

多層配線で耐湿性が保障できる、耐湿リングを形成することを目的とし、

多層配線の配線材料を、各絶縁層の界面および該絶縁層のうち最下層の第1層絶縁層と半導体基板の界面から侵入する媒体に対して保護する耐湿リングをチップ周辺に設けた半導体装置において、耐湿リングを、その下面が半導体基板に密着され、その上面が各絶縁層の界面の終端と一致す

るように形成するように構成する。

〔産業上の利用分野〕

本発明は、多層配線及び耐湿リングを有する半導体装置及びその製造方法に関するものであり、特に、配線層に高温バイアススパッタ層を使用した時の耐湿リングの形成方法を改良した半導体装置とその製造方法に関するものである。

耐湿リングとは、チップ形成後チップの横側からのPSG-PSG間及びSi基板-PSG間など層間からチップ内部へ侵入する水分、あるいは水分に随伴されたエッチング液などの腐食性媒体が層間の接合強度や素子の電気的特性を劣化するために、これに対する対策として、A₂膜のコロージョンを起こす腐食媒体の侵入を妨げるためにA₂でチップ周辺を囲む様に形成したリングである。

また近年、多層配線技術の多層化の要求に伴い、配線層の平坦化技術が要求されていることは周知のとおりである。この対策の一つとして2層目以降の信号ライン層に高温バイアススパッタ装

形成すると同時に形成して1と3、3と4、4と7の界面から侵入する水分に対するチップの耐湿性を保つ。

ところが、多層配線を平坦化するために、2層目以降の層に、高温バイアススパッタ装置を使用する場合、第2図、第3図のスクライブライン10でSiが露出しない様に、スクライブをその前の絶縁膜では切らない様に行なっていた(第4図参照)。この多層配線構造では第4図に示すように、第1層絶縁層3'を切らないで、その延長部上に耐湿リング5を載せるようにされる。この様にすると、耐湿リング5は多層絶縁層3、4、7の界面から侵入する水分は遮断できるが、第1層絶縁層3とSi基板1の界面から侵入する水分に対しては役目をはたさない。このため、エッチングによりスクライブライン10を形成する時に、第1層絶縁層3とSi基板1の界面からエッチング液、エッチング反応生成物等が侵入し、第1層配線2のA₂のコロージョンなどの不都合が起こる。従って、2層目以降の信号ライン層に高

温バイアススパッタ層を使用した場合には、最上層で耐湿リングを形成しても、耐湿性は保障できないことになる。

〔従来の技術〕

以下、従来技術を第2図、第3図を参照として具体的に説明する。第2図は二層配線、第3図は三層配線を示す。図中、1はSi基板、2は1層目のA₂配線、3はSiO₂、PSGなどの1層目絶縁膜、4は同様の2層目絶縁膜、5は耐湿リング、6は第2層配線、7は同様の第3層絶縁膜、8は同様の第3層配線、10はスクライブラインである。このように、従来、チップサイドの層間の境目は、完全にA₂でかぶせる様に耐湿リングを形成してきた。

〔発明が解決しようとする課題〕

従来の耐湿リング5は、最上層配線6、8を

また、高温バイアススパッタによるA₂配線を行なわない場合にも、耐湿リング5をSi基板1と接触させずに、全体を絶縁層3、4に乗せた方がよいこともある。これはスクライブの埋れすぎるデバイスの場合に該当し、この場合も耐湿リング5が役割をはたさなくなる。

本発明は、多層配線で耐湿性が保障できる、耐湿リングを形成することを目的とする。

〔課題を解決するための手段〕

本発明に係る半導体装置は、多層配線の配線材料を、各絶縁層の界面および第1層絶縁層と半導体基板の界面から侵入する媒体に対して保護する耐湿リングをチップ周辺に設けたものにおいて、耐湿リングを、その下面が半導体基板に密着され、その上面が各絶縁層の界面の終端と一致するように形成したことを特徴とする。

上記半導体装置を製造する効率的方法は、第

1層の配線の形成と同時に耐湿リングを形成する工程、および、この工程に続いて、耐湿リングをおおように二層以上の絶縁層を形成し、耐湿リングを表出する窓を各絶縁層形成毎に開ける開孔工程、必要に応じて、第2層配線あるいは3層以上の配線の形成と同時に前記開孔内に耐湿リングを積重ねる工程、を有する方法である。

〔作用〕

本発明の半導体装置においては、下面が半導体基板と密着するように耐湿リングを形成する。この下面側は絶縁膜と半導体基板界面での耐湿性を担う。2層目以上の配線に高温バイアススパックを採用する場合でも下面側の耐湿リングだけは通常のスパックで作ることができる。

各絶縁層界面の耐湿性は、該界面の終端を耐湿リングの上面と一致させることにより行なう。すなわち、これら界面を経由して侵入しようとする水分等は耐湿リングの上面を腐食させるので、この上面が水分等がチップ内部に侵入するのを遮断する。

装置の製法は上記のものに限られないが、これによれば他の部分形成工程と良く整合が取れることが理解されよう。

また、高温バイアススパックで2層目以降のいずれかアルミニウム配線を作るときに本発明が最も有効であることは前述の説明から明らかである。この場合スクライブは高温バイアススパック工程の後、好ましくは最終絶縁膜形成後に形成される。

〔実施例〕

第1図は耐湿リング5をA₂一層だけで構成した三層配線構造の実施例を示す。図中、参照符号は第2～第4図と同じ意味である。

この耐湿リング5はA₂の1層目の配線層に形成し、2層目のA₂の配線層に高温バイアススパック装置を使用してもS₁の析出はなく、層間の耐湿性が保障される。

また、高温バイアススパック装置を使用しないものに関しても使用可能である。

第5図は五層配線を有する半導体装置に本発

明を適用した実施例を示す。図中、11は第4層目の絶縁膜、12は第5層目の絶縁膜、13は第4層配線、14は第5層配線を指す。上面の耐湿リング5'は第3層配線8と同時にバターニングされ、絶縁膜3、4の開孔内に埋め込まれる。この上面の耐湿リング5'の上面と、絶縁膜7、11の界面および絶縁膜11、12の界面が一致している。したがって、7、11の界面および11、12の界面を経由してチップ内部に侵入する水分等は上面の耐湿リング5'の上面で阻止される。図示のような多層構造になると、一層の耐湿リングに全絶縁膜3、4、7、11、12の開孔を形成すると最終の開孔の段差が大きくなり、開孔のバターニングが困難になる。そこで、耐湿リングを多層(5、5')に設けることが好ましい。この上層の耐湿リング5'は高温バイアススパックであれば段差がなくなるので、なお良くなる。第7図は第1～第4層目の配線2、6、8、13の形成とそれぞれ同工程で第1～第4の耐湿リングを5、15、16、17を順次重ね合わせ

た耐湿リング重ね合わせ方式を示す。

以下、本発明の製法の実施例を第6図を参照として説明する。

第6図(イ)において、Si基板上1の上に1層目のAl配線2として、 $TiN-Al/Cu$ を $2000+7000\text{\AA}$ つける。Al配線1を形成する時、チップの周辺に耐湿リング5を形成する。

この後、第6図(ロ)において、第1層絶縁膜3としてPSGを 8000\AA 形成し、スルーホールを開ける。この時、耐湿リングに沿ってチップの周辺に延びる溝を耐湿リングを形成する。スクライブは次工程で形成されるAl膜に高温バイアススパックを使用する為に、この工程では抜かないで置く。

次に、第6図(ハ)において、2層目のAl膜として $Ti-Al/Cu$ 8000\AA を高温バイアススパック装置(エクリアス)で形成し、Al配線6を形成する。2層目の絶縁膜4(第6図(ニ))として、PSGを 8000\AA 形成しスルーホ

ールを開ける。この時、耐湿リング上の溝の内側に溝を形成する。第1層絶縁膜1の一部を削り取り、スクライブ形成の準備を行なう。第6図(ホ)において、3層目のAl配線6としてAl/Siを $13,000\text{\AA}$ 形成し、電源ラインとする。そしてカバー膜7としてPSG $1,0\mu m+SiNO_3$ $3\mu m$ を形成する。最後に、カバー膜7と第1層絶縁膜を除去してスクライブ10を形成する。

この様にする事により耐湿性が保障できる耐湿リングを形成する事ができる。

〔発明の効果〕

以上説明したように、本発明の半導体装置によれば、特に高温バイアススパックを利用して形成される多層配線において耐湿性を保障できる耐湿リングが形成され、半導体チップの信頼性を高めることができる。

本発明の製法はこの半導体製造工程を効率的に製造可能にする。

4. 図面の簡単な説明

第1図は1層耐湿リングを有する本発明の半導体装置の実施例を示す図面。

第2図、第3図および第4図は従来の半導体装置の図面。

第5図は2層耐湿リングを有する本発明の半導体装置の実施例を示す図面。

第6図(イ)～(ホ)は本発明の半導体装置製法の工程を例示する図面である。

第7図は本発明の別の実施例を示す図面である。

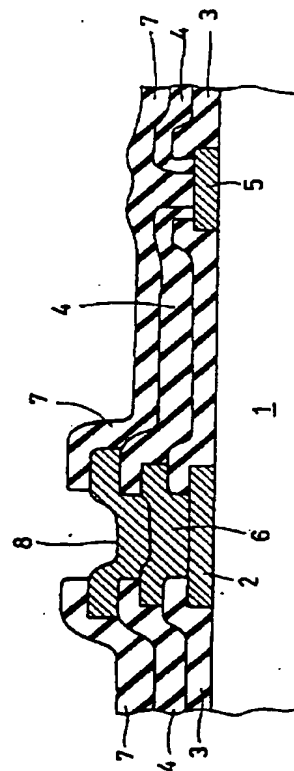
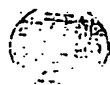
図中、1-Si基板、2-1層目配線、3-1層目絶縁膜、4-2層目絶縁膜、5-耐湿リング、6-2層目配線、7-3層目絶縁層、8-3層目配線、10-スクライブライン、11-4層目絶縁層、12-5層目絶縁層、13-4層目配線、14-5層目配線

特許出願人

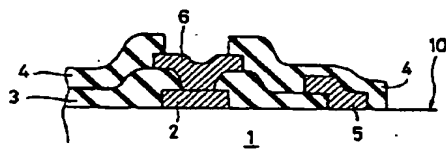
富士通 株式会社

特許出願代理人

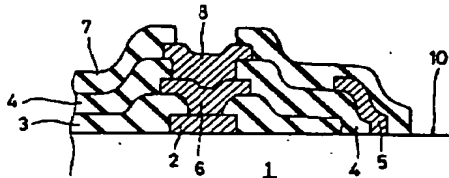
弁理士 井桁貞一



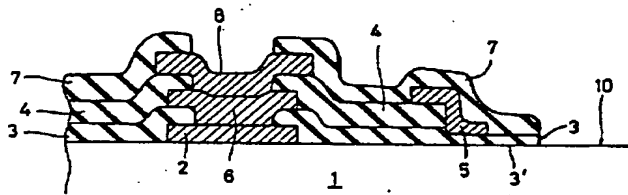
1層耐湿リングを有する本発明の半導体装置の実施例



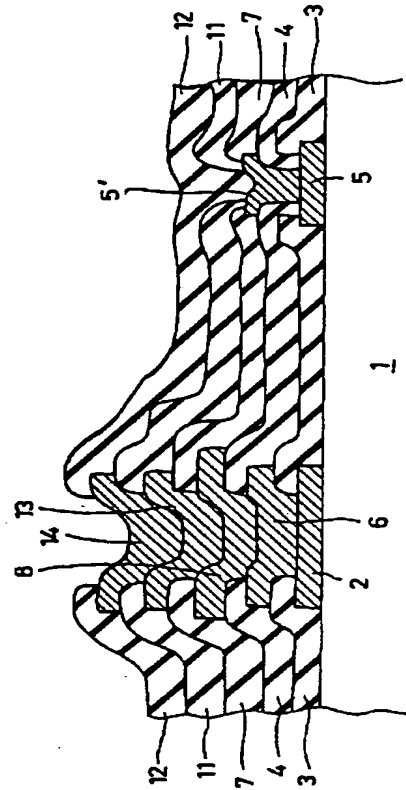
従来の半導体装置
第2図



従来の半導体装置
第3図

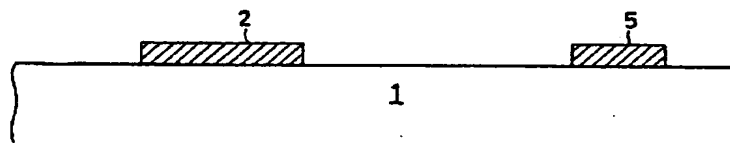


従来の半導体装置
第4図

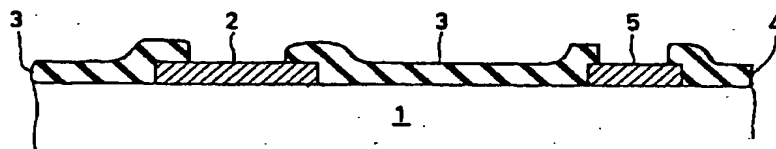


2層耐湿リングを有する本発明の半導体装置の実施例

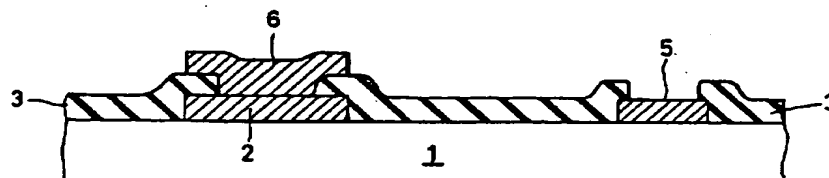
第5図



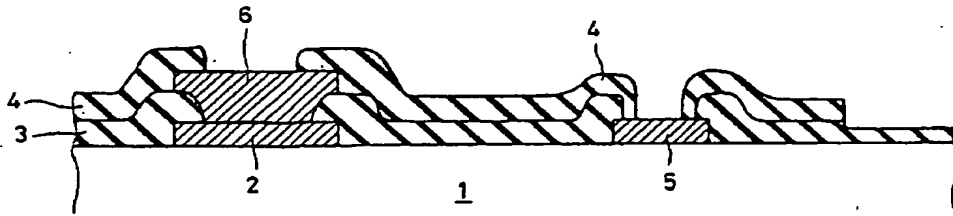
第6図(イ)



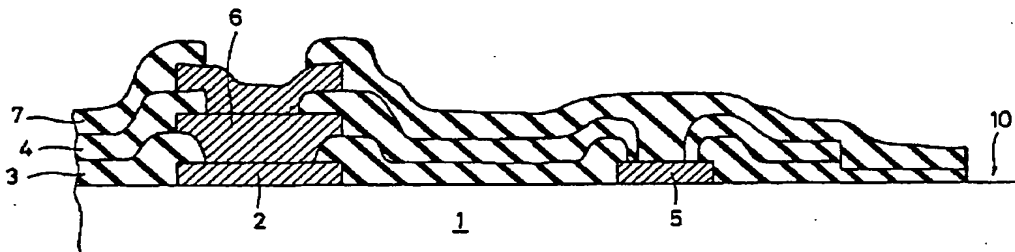
第6図(ロ)



第6図(ハ)

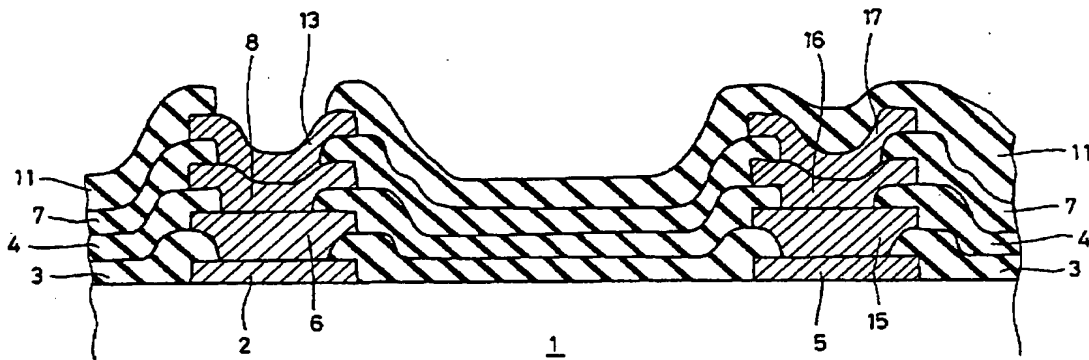


第 6 図 (二)



第 6 図 (ホ)

本発明半導体装置製法の工程の例示図



第 7 図